Cognome e nome	
Matricola	
Data	13 Settembre 2004
Corso di Laurea	Telecomunicazioni

Circuiti Elettronici Digitali LA

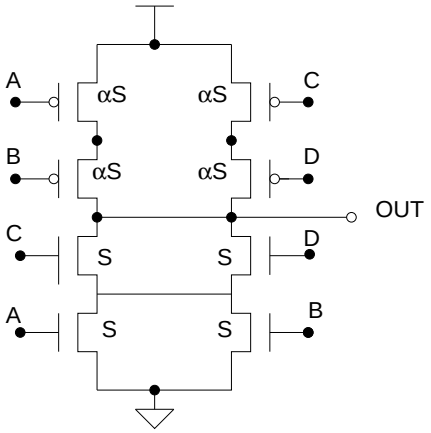
Parametri tecnologici

	n-channel	p-channel
V_{TO}	0.5V	-0.5V
β'	100 $\mu A/V^2$	50 $\mu A/V^2$
γ	0.2 $V^{1/2}$	0.2 $V^{1/2}$
λ	0	0
C_{ox}	4 fF/μm^2	4 fF /μm^2
L_{min}	0.25 μm	0.25 μm
Φ	0.6 V	0.6 V

$V_{DD} = 2.5V$

Scrivere sempre espressione analitica e valore numerico. Utilizzare $f = f_r = f_f = 0.8$ nel calcolo dei transitori

1. **Soluzione domanda 1**



2. **Soluzione domanda 2** Nelle ipotesi del testo il circuito è equivalente a un invertitore con il transistore nMOS equivalente con fattore di forma S e quello pMOS con fattore di forma αS. La tensione di soglia logica si trova uguagliando le espressioni delle correnti in saturazione:
$\frac{\beta'_n S}{2}(V_{LT} - V_{TN})^2 = \frac{\beta'_p \alpha S}{2}(V_{LT} - V_{DD} - V_{TP})^2$
da cui si ricava
$V_{LT} = \frac{r(V_{DD}+V_{TP})+V_{TN}}{1+r}$
con $r = \sqrt{\frac{\beta'_p \alpha S}{\beta'_n S}}$.
$V_{LT} = 1.4V \rightarrow r = \sqrt{0.5 \cdot \alpha} = 1.5 \rightarrow \alpha \cong 4.5$
$T_{P,LH} = \frac{2 \cdot C_L \cdot f}{\beta'_p \cdot S_{peq}} = 120ps$
$S_{peq} = S_p/2 = 40 \rightarrow S_p = 80, S_n \cong 18$

3. **Soluzione domanda 3**
(a) $C_L(buffer) = 4 \cdot C_{in}(N1) = C_{OX} \cdot L^2 \cdot S_{n,N1}(1 + \alpha(N1))$
$\alpha(N1) = 2/3 \rightarrow C_{in}(N1) = 25fF \rightarrow C_L(buffer) = 100fF$
$N = \ln \frac{C_L}{C_{in}} = 3$

$u = (\frac{C_L}{C_{in}})^{(1/N)} \cong 3.2$
Dalla capacità in ingresso C_{in} si ricava
$S_N(I1) = 4$

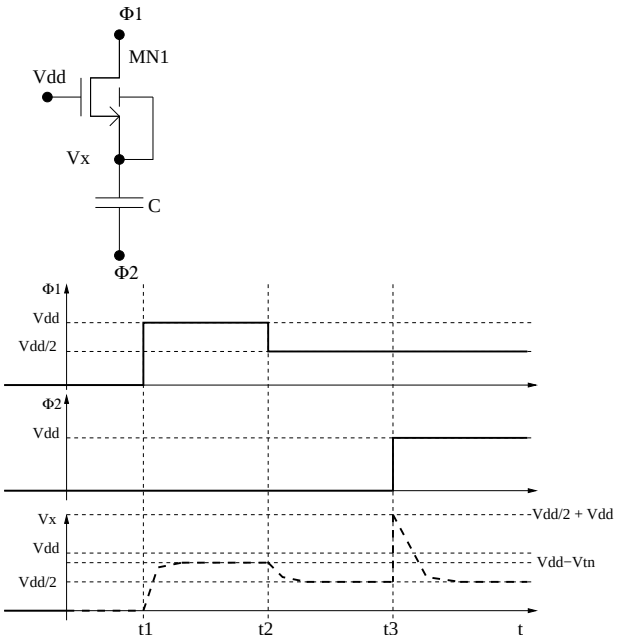
(b) $T = N \cdot u \cdot t_{p0}$
$t_{p0} = \frac{2 \cdot C_{OX} \cdot L^2 \cdot 3 \cdot f}{\beta'_n} = 12ps$
$T = 3 \cdot 3 \cdot 12 \cdot 10^{-12} = 115ps$

(c) Con la configurazione degli ingressi viene caricata e scaricata anche la capacità C_L. La potenza dinamica dissipata è:
$P_d = V_{DD}^2 \cdot f \cdot (C_{TOT} + C_L)$
$C_{TOT} = C_{OX} \cdot L^2 \cdot S_n(I1) \cdot (1 + \alpha) \cdot (u + u^2 + u^3) \cong 117fF$
$P_d = 208\mu W$

(d) Con la configurazione degli ingressi non viene caricata e scaricata anche la capacità C_L. La potenza dinamica dissipata è:
$P_d = V_{DD}^2 \cdot f \cdot (C_{TOT})$
$C_{TOT} = C_{OX} \cdot L^2 \cdot S_n(I1) \cdot (1 + \alpha) \cdot (u + u^2 + u^3) \cong 117fF$
$P_d = 146\mu W$

4. **Soluzione domanda 4** Uguagliando i tempi di carica e scarica per ogni porta logica si ottiene il valore dei parametri α:
$\alpha(P1) = 2, \alpha(P2) = 2$
Dalla capacità in ingresso $C_{in}(P1)$ si ricava il fattore di forma $S_n(P1)$:
$C_{in}(P1) = C_{OX} \cdot L^2 \cdot S_n(P1) \cdot (1 + \alpha(P1)) = 6fF \rightarrow S_N(P1) = 8$
Le capacità ad ogni uscita hanno i seguenti valori:
$C_L(OUT1) = C_{OX} \cdot L^2 \cdot S_n(P2) \cdot (1 + \alpha(P2))$
$C_L(OUT2) = C_L$
Il tempo di propagazione è minimizzato uguagliando i tempi di propagazione delle porte logiche:
$T_{P,HL}(P1) = T_{P,HL}(P2)$
Risolvendo si ottiene:
$S_n(P2) \cong 16.3$

5. **Soluzione domanda 5**



6. **Soluzione domanda 6**

(a) Il transistore MN1 è saturo, in quanto $V_{GD}(MN1) = 0$. Si ipotizza il transistore MN2 in saturazione:
$I_d(MN1) = I_d(MN2) + I0 \rightarrow \beta'_n \cdot 4 \cdot 0.5 \cdot (V_{DD} - V_O - V_{TN})^2 = 0.5 \cdot \beta'_n \cdot 1 \cdot (1 - 0.5)^2 + I0$
Risolvendo si ottengono due valori per V_O:
$V_O = 1.59V, V_O = 2.40$.
Solamente il valore $V_O = 1.59V$ è corretto. Si verifica l'ipotesi di saturazione fatta:
$1.59 > 1 - 0.5$

(b) $g_m = \sqrt{2 \cdot \beta'_n \cdot S_n \cdot I_d}$
$g_{mb} = \frac{\gamma}{2 \cdot \sqrt{V_{SB+\Phi}}} \cdot g_m$
$g_d = \frac{\lambda \cdot I_d}{1 + \lambda \cdot V_{DS}}$
Si ottiene:
$g_m(MN1) = 161\mu S$
$g_m(MN2) = 50\mu S$
$g_{mb}(MN1) = 10.8\mu S$
$g_{mb}(MN2) = 6.45\mu S$
$g_d(MN1) = g_d(MN2) = 0S$

(c) $A_v = \frac{-g_m(MN2)}{g_m(MN1) + g_{mb}(MN1)}$