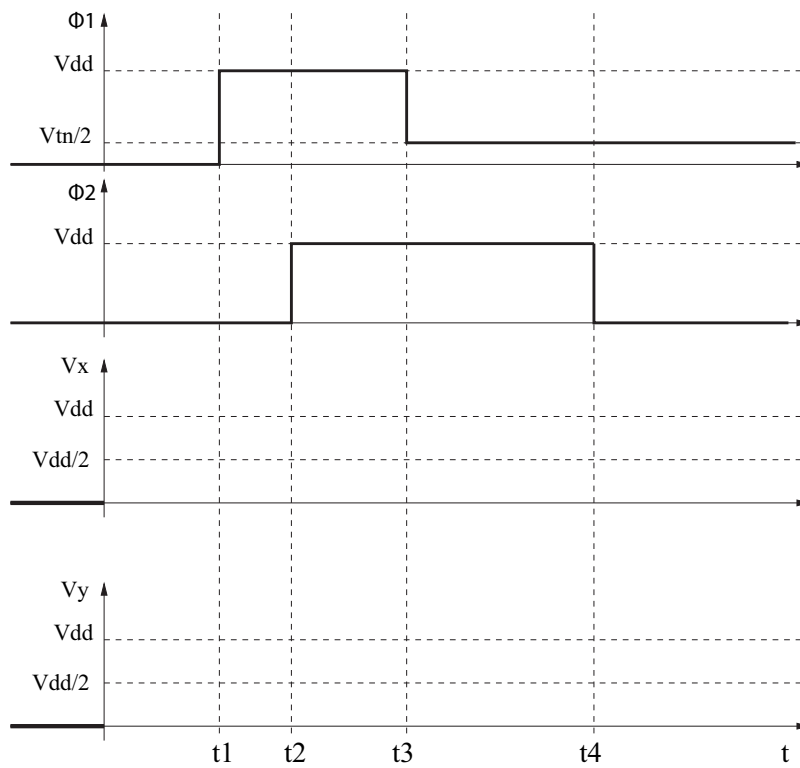
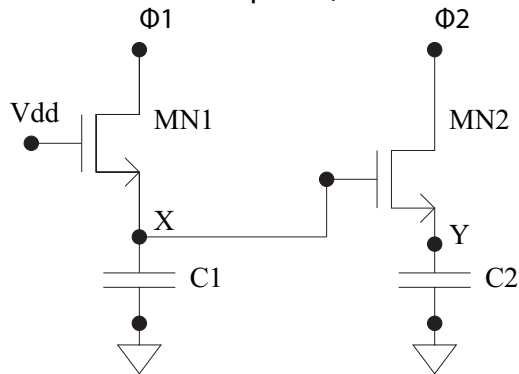
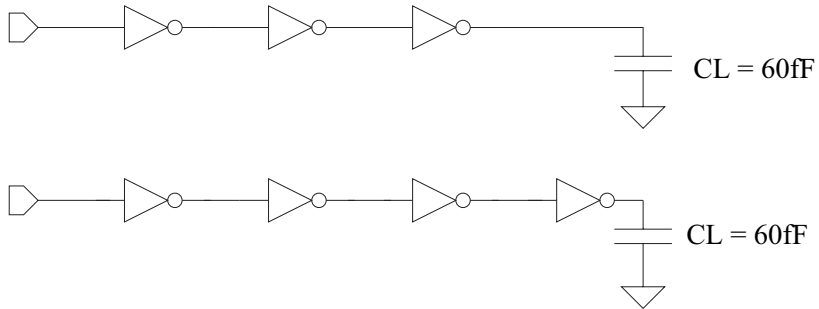


Prove d'esame di Circuiti Elettronici Digitali

1. Con riferimento al circuito e alle forme d'onda in figura, graficare qualitativamente l'andamento delle tensioni V_X e V_Y . Si considerino già esauriti i transistori agli istanti di tempo t_1 , t_2 , t_3 , t_4 e il valore della capacità C_1 piccolo a sufficienza da consentire transizioni praticamente istantanee della tensione al nodo X (Motivare inoltre la risposta).



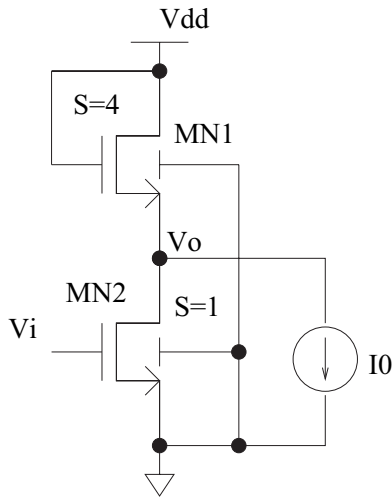
2. Progettare i buffer CMOS rappresentati in figura in modo tale che venga minimizzato il ritardo con cui viene caricata/scaricata la capacit a che vedono come carico . Si assuma $C_{in} = 1.5\text{fF}$ e uguali in ogni stadio la durata dei transistori di carica e scarica.



	n-channel	p-channel
V_{TO}	0.5V	-0.5V
β'	$100 \mu\text{A}/\text{V}^2$	$50 \mu\text{A}/\text{V}^2$
γ	$0.5 \text{V}^{1/2}$	$0.5 \text{V}^{1/2}$
λ	0.0V^{-1}	0.0V^{-1}
C_{ox}	$4 \text{fF}/\mu\text{m}^2$	$4 \text{fF}/\mu\text{m}^2$
L_{min}	$0.25 \mu\text{m}$	$0.25 \mu\text{m}$
Φ	0.6 V	0.6 V

(a) Quale dei due buffer   pi  conveniente utilizzare per caricare e scaricare la capacit  C_L ? (motivare la risposta).

3. Con riferimento al circuito in figura, considerando $I_0 = 10\mu\text{A}$ e i parametri tecnologici riportati in tabella:



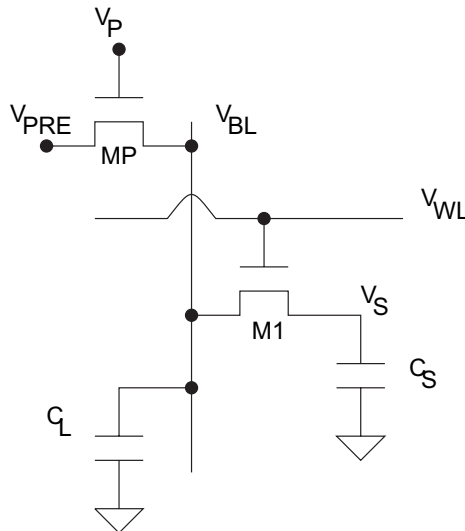
	n-channel	p-channel
V_{TO}	0.5V	-0.5V
β'	$100 \mu\text{A}/\text{V}^2$	$50 \mu\text{A}/\text{V}^2$
γ	$0.5 \text{ V}^{1/2}$	$0.5 \text{ V}^{1/2}$
λ	0.01 V^{-1}	0.01 V^{-1}
C_{ox}	$4 \text{ fF}/\mu\text{m}^2$	$4 \text{ fF}/\mu\text{m}^2$
L_{min}	$0.25 \mu\text{m}$	$0.25 \mu\text{m}$
Φ	0.6 V	0.6 V
V_{DD}	2.5 V	2.5 V

(a) Trascurando l'effetto di modulazione di canale e quello body per entrambi i transistori, determinare il valore della tensione V_o considerando $V_i = 1 \text{ V}$.

(b) Calcolare l'espressione analitica e il valore numerico dei parametri differenziali dei transistori nel punto di lavoro precedente senza trascurare l'effetto body ma trascurando la modulazione di canale.

(c) Disegnare il circuito equivalente ai piccoli segnali e calcolare il guadagno di tensione $A_v = \frac{V_o}{V_i}$, considerando i parametri differenziali calcolati nel punto precedente.

4. Con riferimento al circuito di figura al valore dei parametri indicato nella tabella e assumendo $V_{DD} = 3.3\text{ V}$, $V_{PRE} = (V_{DD} - V_{TN})/2$ e $C_L = 1\text{ pF}$:



Parametri tecnologici

	n-channel	p-channel
V_{TO}	0.7 V	-0.7 V
β'	$100\mu\text{ A/V}^2$	$50\mu\text{ A/V}^2$
C_{ox}	$3.45\text{ fF}/\mu\text{ m}^2$	$3.45\text{ fF}/\mu\text{ m}^2$
L_{min}	$0.35\mu\text{ m}$	$0.35\mu\text{ m}$
λ	0	0

(a) Calcolare il valore di tensione alto V_{SH} e basso V_{SL} al nodo V_S di memorizzazione, assumendo $V_{BL,H} = V_{DD}$ e $V_{BL,L} = 0$, $V_{WL} = V_{DD}$ e $V_P = 0$.

(b) Assumendo $V_{WL} = 0$ e la corrente totale di perdita $I_{leakage} = 1\text{ pA}$, dimensionare la capacità di memorizzazione C_S affinché in un tempo $\Delta t = 3\text{ ms}$ il valore di tensione memorizzato decada di 100 mV .

(c) Calcolare la variazione di tensione sulla bit-line rispetto al valore di precarica, conseguente all'attivazione del segnale di indirizzamento ($V_{WL} = V_{DD}$, $V_P = 0$) nei due casi in cui il valore di tensione memorizzato sia V_{SH} e V_{SL} .

(d) Scrivere l'equazione differenziale, specificando le condizioni iniziali e finali e l'espressione della corrente, che descrive la fase di precarica al valore $V_{PRE} = (V_{DD} - V_{TN})/2$ della bit-line BL . Si assuma $V_P = V_{DD}$, $V_{WL} = 0$, $V_{BL,ini} = 0$ e si consideri esaurito il transitorio al 99% dell'escursione di tensione sulla bit-line BL .

(e) Calcolare la durata della fase di precarica assumendo le condizioni indicate al punto precedente e assumendo $S_{MP} = 30$.

5. Quale funzione svolge il *sense amplifier* nelle RAM statiche ?

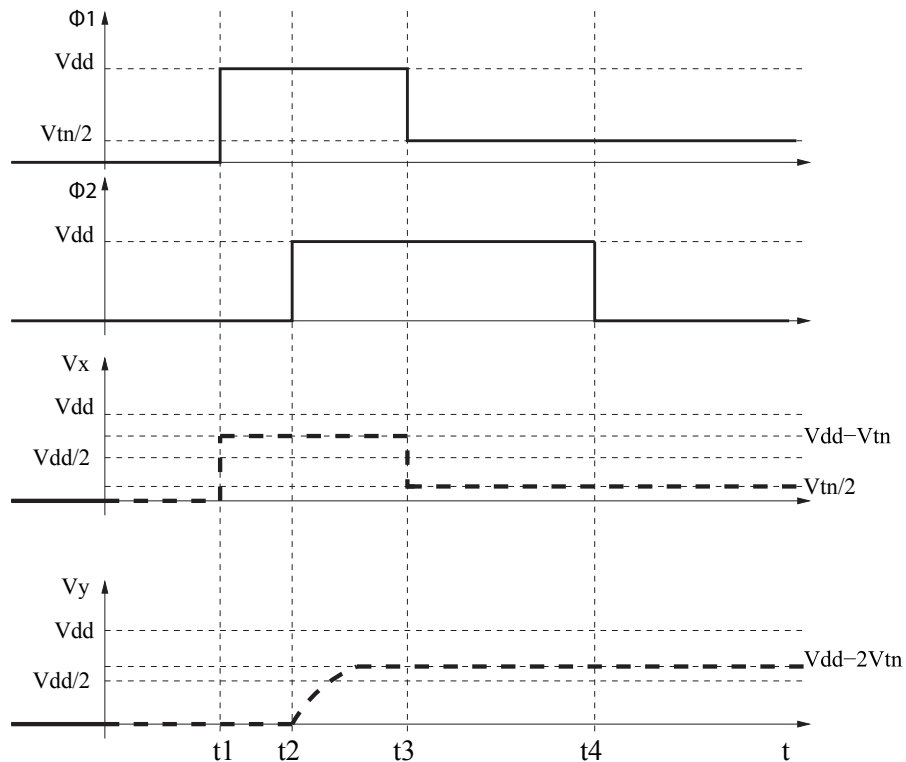
6. Quale funzione svolge il *sense amplifier* nelle RAM dinamiche ?

7. Se manca la tensione di alimentazione, si conservano i dati nei seguenti dispositivi di memoria a semiconduttore ?

- RAM statiche
- RAM dinamiche
- ROM
- FLASH

SOLUZIONI

1. Soluzione esercizio 1



2. Soluzione esercizio 2

Per entrambi i buffer $C_{IN} = 1.5fF$? $S_N(I1) = 2$

Buffer 1

$$f = \left(\frac{C_L}{C_{in}}\right)^{(1/3)} = 3.4$$

Buffer 2

$$f = \left(\frac{C_L}{C_{in}}\right)^{(1/4)} = 2.5$$

3. Soluzione esercizio 3

(a) Il transistoro MN1 è saturo, in quanto $V_{GD}(\text{MN } 1) = 0$. Si ipotizza il transistoro MN2 in saturazione:

$$I_d(\text{MN } 1) = I_d(\text{MN } 2) + I_0 \quad \beta'_n \cdot 4 \cdot 0.5 \cdot (V_{DD} - V_O - V_{TN})^2 = 0.5 \cdot \beta'_n \cdot 1 \cdot (1 - 0.5)^2 + I_0$$

Risolvendo si ottengono due valori per V_O :

$$V_O = 1.66V, V_O = 2.33.$$

Solamente il valore $V_O = 1.66V$ è corretto. Si verifica l'ipotesi di saturazione fatta:

$$1.66 > 1 - 0.5$$

$$(b) \quad g_m = \sqrt{2 \cdot \beta'_n \cdot S_n \cdot I_d}$$

$$g_{mb} = \frac{y}{2 \cdot \sqrt{V_{SB} + \phi}} \cdot g_m$$

$$g_d = \frac{\lambda \cdot I_d}{1 + \lambda \cdot V_{DS}}$$

Si ottiene:

$$g_m(\text{MN } 1) = 134 \mu S$$

$$g_m(\text{MN } 2) = 50 \mu S$$

$$g_{mb}(\text{MN } 1) = 22.2 \mu S$$

$$g_{mb}(\text{MN } 2) = 16 \mu S$$

$$g_d(\text{MN } 1) = g_d(\text{MN } 2) = 0 S$$

$$(c) \quad A_v = \frac{-g_m(\text{MN } 2)}{g_m(\text{MN } 1) + g_{mb}(\text{MN } 1)}$$

4. Soluzione esercizio 4

(a)

$$V_{S,H} = V_{DD} - V_{TN} = 2.6V, V_{S,L} = 0$$

(b)

$$C_S = \frac{I_{leakage} \Delta t}{\Delta V_S} = 30 fF$$

(c)

$$\Delta V_{BL} = \frac{C_S}{C_S + C_L} |V_S - V_{PRE}|$$

Poichè V_{PRE} è intermedio fra il valore alto e il valore basso memorizzato, $|V_{PRE} - V_S| = (V_{DD} - V_{TN})/2 = 1.3V$ indipendente dal valore di tensione memorizzato. ΔV_S è quindi uguale in modulo e vale $\frac{30}{1030} \times 2.6/2 \simeq 37mV$.

(d) Durante il transitorio, il transistoro MP opera sempre in regione lineare. La durata della fase di precarica si calcola risolvendo l'equazione differenziale:

$$C_L \frac{dV_L}{dt} = \beta'_n S_{MP} / 2 (2(V_{DD} - V_{BL} - V_{TN})(V_{PRE} - V_{BL}) - (V_{PRE} - V_{BL})^2)$$

con $V_{BL,ini} = 0$ e $V_{BL,fin} = 0.99(V_{DD} - V_{TN})/2$.

(e)

$$t_{PRE} = -\frac{2C_L}{\beta'_n S} \frac{1}{2(V_{GD} - V_{TN})} \ln \left[\frac{V_{DS,fin} 2(V_{GD} - V_{TN}) + V_{DS,ini}}{V_{DS,ini} 2(V_{GD} - V_{TN}) + V_{DS,fin}} \right]$$

dove $V_{GD} = V_{DD} - V_{PRE} = 2V$, $V_{DS,ini} = V_{PRE} = 1.3V$, $V_{DS,fin} = V_{PRE} - 0.99 * V_{PRE} = 0.01 * V_{PRE} = 0.013V$. Si ottiene $t \simeq 1.07ns$.

5. Il *sense amplifier* nelle RAM statiche permette di rendere più veloci tempi di accesso in lettura (che avviene prima precaricando la bit-line e la bit-line negato allo stesso valore e poi indirizzando una cella).

6. Il *sense amplifier* nelle RAM dinamiche amplifica il segnale differenziale in ingresso conseguente all'indirizzamento di una cella e retroagisce sugli ingressi effettuando la riscrittura del dato memorizzato.

7. Se manca la tensione di alimentazione, si conservano i dati nei seguenti dispositivi di memoria a semiconduttore:

- RAM statiche : no
- RAM dinamiche : no
- ROM : sì
- FLASH : sì