

Modulo di ELETTRONICA D

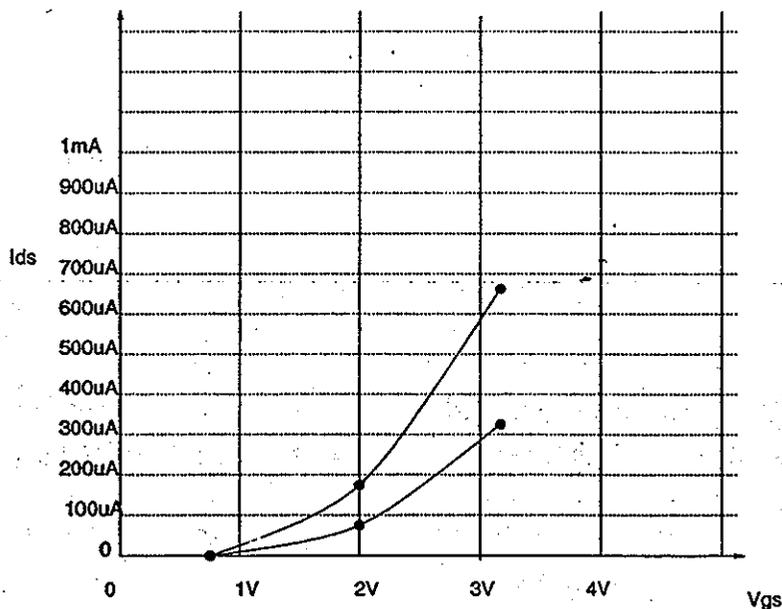
1^a prova intermedia

Parametri tecnologici

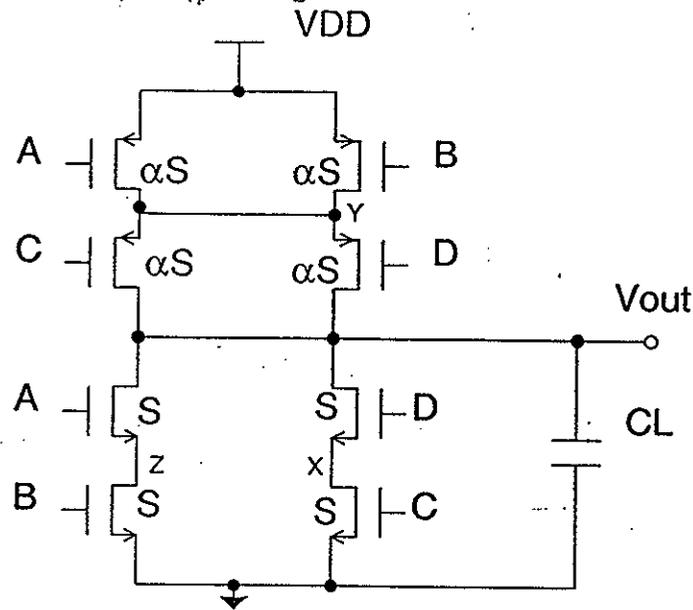
	n-channel	p-channel
V_{TO}	0.7V	-0.7V
β'	100 $\mu\text{A}/\text{V}^2$	50 $\mu\text{A}/\text{V}^2$
Φ ($\circ 2\Phi_F$)	0.6V	0.6V
γ	0.5V ^{1/2}	0.5V ^{1/2}
C_{ox}	3.45 fF/ μm^2	3.45 fF/ μm^2
L_{min}	0.35 μm	0.35 μm

1. Tracciare sul seguente piano $I_{DS}-V_{GS}$ le caratteristiche di due transistori a canale n caratterizzati dai parametri tecnologici riportati in tabella, polarizzati con $V_{DS} = V_{GS}$ e $V_{SB}=0$ e aventi, rispettivamente, $W/L = 0.35\mu\text{m}/0.35\mu\text{m}$ e $W/L = 0.7\mu\text{m}/0.35\mu\text{m}$. Si considerino i punti su ciascuna caratteristica indicati nella tabella. Si indichi, inoltre, lo stato di funzionamento del transistorore per i seguenti valori della tensione V_{GS} .

V_{GS}	$W/L = 0.35\mu\text{m}/0.35\mu\text{m}$	$W/L = 0.7\mu\text{m}/0.35\mu\text{m}$	MN
0	0	0	off
0.7	0	0	off, threshold
2.0	84.5 μA	169 μA	on, sat
3.3	338 μA	676 μA	on, sat

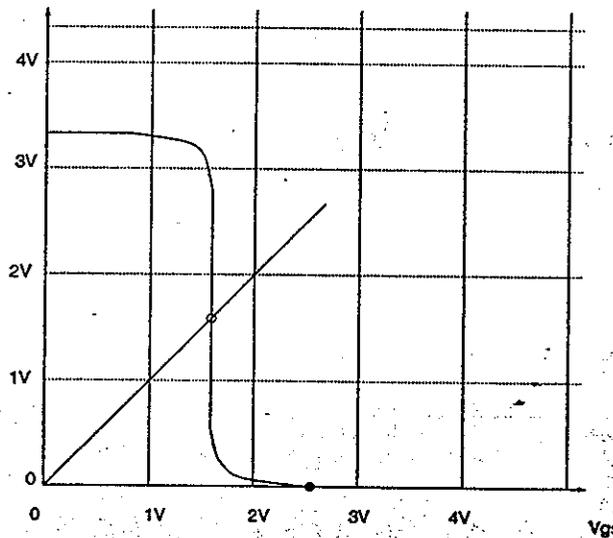


2. Con riferimento al circuito di figura assumendo $S = 1$ e $\alpha = 2$, $V_{DD} = 3.3$ V e al valore dei parametri tecnologici riportati in tabella con $\gamma_n = \gamma_p = 0$ $C_L = 10$ fF:



(a) Determinare la funzione logica;
 $AB + CD$

(b) Tracciare qualitativamente la caratteristica statica $V_{OUT} = V_{OUT}(V_D)$ assumendo $V_A = 0$, $V_B = V_C = V_{DD}$. In particolare si indichino il valore nominale alto V_{OH} , quello basso V_{OL} .
 $V_{OH} = V_{DD}$; $V_{OL} = 0$ V.



(c) Assumendo tutti gli effetti reattivi descritti dalla capacità concentrata $C_L = 10\text{fF}$, Scrivere le equazioni differenziali che descrivono il transitorio di scarica di C_L dal valore V_{OH} al 90% della escursione di tensione. Specificare gli estremi di integrazione. A tale fine si assumano $V_A = 0$, $V_B = V_C = V_{DD}$ e applicati a V_D fronti istantanei.

$$-C_L \frac{dV_{OUT}}{dt} = I_D(MN_C, MN_D) = I_D(MN_{EQ}); \text{ con } S_{MN_{BQ}} = \frac{1}{2} S_{MN_C, MN_D} = 0.5.$$

i. Prima parte del transitorio con $V_{OUT}^{INI} = V_{DD}$, $V_{OUT}^{FIN} = V_{DD} - V_{TN}$, valori per i quali MN_{EQ} risulta in saturazione, per cui: $-C_L \frac{dV_{OUT}}{dt} = \frac{\beta'_n S_{MN_{eq}}}{2} (V_{DD} - V_{TN})^2$.

ii. Seconda parte del transitorio con $V_{OUT}^{INI} = V_{DD} - V_{TN}$, $V_{OUT}^{FIN} = 0.1V_{DD}$, valori per i quali MN_{EQ} risulta in regione lineare, per cui: $-C_L \frac{dV_{OUT}}{dt} = \frac{\beta'_n S_{MN_{eq}}}{2} [2(V_{DD} - V_{TN})V_{OUT} - V_{OUT}^2]$.

(d) Calcolare il valore di t_{PHL} al 90% dell'escursione di tensione.

$$t_{PHL} = \frac{2 \cdot C_L}{\beta'_n S_{MN_{EQ}}} f \simeq 248\text{ps}, \text{ poich\`e con i valori assunti nella tabella e considerando il 90\% dell'escursione di tensione, } f_F = f_R = f = 0.62.$$

(e) Calcolare il numero di invertitori con $S_n = S = 1$ e $S_p = \alpha S = 2$ che offrono complessivamente una capacit  di ingresso circa pari a C_L .

$$C_{GN} = C_{ox} L_{min}^2 S_N, C_{GP} = C_{ox} L_{min}^2 S_P;$$

$$C_{inv} = C_{GN} + C_{GP} = 3 \cdot C_{ox} L_{min}^2;$$

$$C_L = 3 \cdot C_{ox} L_{min}^2 \cdot n;$$

da cui:

$$n = \frac{C_L}{3 \cdot C_{ox} L_{min}^2} \simeq 7.8 \Rightarrow n = 8.$$

(f) Calcolare P_d assumendo V_D periodico con $f = 200\text{MHz}$, $V_A = 0$, $V_B = V_C = V_{DD}$, $C_L = 10\text{fF}$.

$$P_{DIN} = C_L V_{DD}^2 f = 21.78 \mu\text{W}.$$

(g) • Scrivere le equazioni per calcolare il valore della tensione di soglia logica V_{LT} assumendo $V_A = 0$, $V_B = V_C = V_{DD}$. A tale fine si determinino preliminarmente le regioni di funzionamento dei transistori.

$$V_{IN} = V_{OUT} \Rightarrow V_{GD, MND} = 0 \text{ e } V_{GD, MPD} = 0 \Rightarrow MN_D \text{ saturo e } MP_D \text{ saturo};$$

$$-V_Y > -V_{TP} \Rightarrow MP_A \text{ lineare; } V_X < V_{DD} - V_{TN} \Rightarrow MN_C \text{ lineare.}$$

Per cui la determinazione della soglia logica si ottiene risolvendo, per esempio, il seguente sistema:

$$\begin{cases} I_{MN_D}^{sat}(V_X, V_{IN}) = I_{MN_C}^{lin}(V_X) & \Rightarrow V_X = f(V_{IN}) \\ I_{MP_A}^{lin}(V_Y) = I_{MP_D}^{sat}(V_Y, V_{IN}) & \Rightarrow V_Y = f(V_{IN}) \\ I_{MN_C}^{lin}(V_X) = I_{MP_A}^{lin}(V_Y) & \Rightarrow V_X = f(V_Y) \end{cases}$$

•   possibile determinare il valore della soglia logica senza svolgere nessun calcolo? In caso di risposta affermativa, indicarne i motivi e scrivere il valore di V_{LT} .

Dalla simmetria del circuito si pu  derivare che $V_{LT} = \frac{V_{DD}}{2}$.