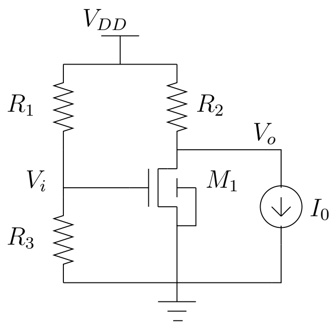
Esercitazione del 6 Maggio 2009

Es. 1: Transistore MOS a canale n



Parametri	
nMOS	Altri
$V_{Tn0} = 0.5V$	$V_{DD} = 2.5V$
$\beta'_n = 100\mu A/V^2$	$I_0 = 10\mu A$
$2\phi_F = 0.6V$	$R_2 = 100k\Omega$
$\gamma = 0.2V^{1/2}$	$R_3 = 50k\Omega$
$S = 4$	

Figura 1: Circuito da analizzare.

Es1.A - Regioni di funzionamento

Con riferimento al circuito in Fig. 1, completare la seguente tabella, assumendo per il transistore $\lambda = 0V^{-1}$:

	V_i	V_o	R_1	Reg. funz. M_1	I_D
a)	$0.2V$				
b)		$0.1V$			
c)			$150\ k\Omega$		

Ricaviamo innanzitutto alcune relazioni utili. V_i si può ottenere utilizzando la formula del partitore resistivo:

$$V_i = \frac{R_3}{R_1 + R_3} V_{DD} \tag{1}$$

da cui segue anche:

$$R_1 = R_3 \frac{V_{DD} - V_i}{V_i} \tag{2}$$

La corrente che scorre su R_2 è:

$$I_{R_2} = I_D + I_0 = \frac{V_{DD} - V_o}{R_2}$$

(dove I_D è la corrente che circola dal drain al source di M_1), da cui si ottiene

$$I_D = \frac{V_{DD} - V_o}{R_2} - I_0 \tag{3}$$

oppure

$$V_o = V_{DD} - R_2(I_D + I_0) \tag{4}$$

Il transistore a canale n M_1 ha $V_{GS} = V_i$, $V_{DS} = V_o$ e, inoltre, $V_{Tn} = V_{Tn0}$ perché $V_{SB} = 0V$.

Caso a)

$V_{GS} = V_i = 0.2V < V_{Tn} \Rightarrow M_1\ OFF$. Essendo quindi $\boxed{I_D = 0A}$, dalla (4) si ottiene:

$$\boxed{V_o} = V_{DD} - R_2 I_0 = (2.5 - 10^5 \cdot 10^{-5})V \boxed{= 1.5V}$$

Inoltre, dalla (2):

$$\boxed{R_1} = (50 \cdot 10^3 \cdot 2.3/0.2)\Omega \boxed{= 575k\Omega}$$

Caso b)

Sostituendo $Vo = 0.1V$ nella (3), si ottiene immediatamente $\boxed{I_D = 14\mu A}$, per cui deve essere $M_1\ ON$. Non sappiamo, però, in quale regione di funzionamento operi il transistore, quindi occorre fare un'ipotesi e poi verificarla a posteriori. Supponiamo, per esempio, che M_1 sia saturo e ricaviamo V_i dall'espressione corrispondente della I_D:

$$I_D = \frac{\beta_n' S}{2}(V_i - V_{Tn})^2 \Rightarrow V_i - V_{Tn} = \pm\sqrt{\frac{2I_D}{\beta_n' S}}$$

Poiché la quantità al primo membro dell'ultima equazione deve essere > 0 se M_1 è acceso, occorre prendere la radice con segno positivo, quindi si ottiene:

$$V_i = V_{Tn} + \sqrt{\frac{2I_D}{\beta_n' S}} = 0.765V$$

Verifichiamo l'ipotesi di funzionamento fatta: M_1 è in saturazione se

$$V_o > V_i - V_{Tn} \Rightarrow 0.1V > (0.765 + 0.5)V \Rightarrow \text{FALSO}$$

il transistore deve quindi operare in regione lineare, il che era prevedibile visto che ha una $V_{DS} = V_o$ molto piccola. Utilizzando l'espressione corrispondente di I_D, ricaviamo di nuovo V_i:

$$\begin{aligned} I_D &= \frac{\beta'_n S}{2}\left[2(V_i - V_{Tn})V_o - V_o^2\right] \\ \boxed{V_i} &= \left[\frac{2I_D}{\beta'_n S} + 2V_{Tn}V_o + V_o^2\right] \cdot \frac{1}{2V_o}\boxed{= 0.9V} \end{aligned}$$

che questa volta verifica l'ipotesi di funzionamento in regione lineare:

$$V_o < V_i - V_{Tn} \Rightarrow 0.1V < (0.9 - 0.5)V$$

Dalla (2) si ottiene infine $\boxed{R_1 = 88.889k\Omega}$.

Caso c)

Nota R_1, possiamo ricavare V_i dalla (1):

$$\boxed{V_i} = \frac{50 \cdot 10^3}{(150 + 50) \cdot 10^3} \cdot 2.5V\boxed{= 0.625V}$$

Poiché $V_i > V_{Tn}$, M_1 è ON, ma non sappiamo in quale regione operi, essendo V_o ancora incognita. Ipotizziamo che sia M_1 SAT e calcoliamo la corrente che lo attraversa:

$$\boxed{I_D} = \frac{\beta'_n S}{2}(V_i - V_{Tn})^2\boxed{= 3.125\mu A}$$

Sostituendo il valore di I_D nella (4), si trova la tensione d'uscita $\boxed{V_o = 1.1875V}$, che verifica l'ipotesi di funzionamento in saturazione $V_o > V_i - V_{Tn}$.

Possiamo quindi completare la Tabella come richiesto:

	V_i	V_o	R_1	Reg. funz. M_1	I_D
a)	$0.2V$	$1.5V$	$575k\Omega$	OFF	$0A$
b)	$0.9V$	$0.1V$	$88.889k\Omega$	LIN	$14\mu A$
c)	$0.625V$	$1.1875V$	$150\ k\Omega$	SAT	$3.125\mu A$

Es1.B - Analisi di piccolo segnale

Ripetere il calcolo fatto nel caso c) dell'esercizio precedente assumendo ora $\lambda = 0.02V^{-1}$. Calcolare poi i parametri di piccolo segnale nel punto di riposo analizzato, dire quale stadio elementare il circuito in esame realizza e calcolarne la resistenza d'uscita e il guadagno di tensione.

Punto di riposo con $\lambda = 0.02V^{-1}$

Il valore $V_i = 0.625V$ determinato prima non cambia, mentre la corrente del transistore ora dipende da V_o:

$$I_D = \frac{\beta_n' S}{2}(V_i - V_{Tn})^2(1 + \lambda V_o) = I_D' \cdot (1 + \lambda V_o) \tag{5}$$

ove $I_D' = 3.125\mu A$ è il valore calcolato in assenza di modulazione della lunghezza di canale. Dalla (4) si ottiene:

$$V_o = V_{DD} - R_2 I_0 - R_2 I_D' \cdot (1 + \lambda V_o) = V_o' - R_2 I_D' \lambda V_o$$

essendo $V_o' = 1.1875V$ il valore della tensione d'uscita trovato nel caso $\lambda = 0$. Quindi

$$\boxed{V_o} = \frac{V_o'}{1 + \lambda R_2 I_D'} = \frac{1.1875}{1.00635}V \boxed{= 1.18V}$$

Sostituendo nella (5) si ottiene infine il nuovo valore della corrente di drain $\boxed{I_D = 3.199\mu A}$. Essendo λ molto piccolo, i valori trovati differiscono di poco rispetto a quelli ottenuti trascurando la modulazione della lunghezza di canale.

Analisi di piccolo segnale

Analizzare il circuito in regime di piccoli segnali significa valutarne la risposta ad una piccola variazione dell'ingresso rispetto alle condizioni di polarizzazione appena calcolate. La corrente di drain del transistore MOS dipende dalle tensioni V_{GS}, V_{DS} e, implicitamente, da V_{BS} attraverso l'effetto body sulla tensione di soglia. La variazione i_D di tale corrente in risposta a piccole variazioni v_{GS}, v_{DS} e v_{BS} delle tensioni considerate può essere stimata con la seguente linearizzazione:

$$\begin{aligned} i_D &= \left.\frac{\partial I_D}{\partial V_{DS}}\right|_0 v_{DS} + \left.\frac{\partial I_D}{\partial V_{GS}}\right|_0 v_{GS} + \left.\frac{\partial I_D}{\partial V_{BS}}\right|_0 v_{BS} \\ &= g_m v_{GS} + g_d v_{DS} + g_{mb} v_{BS} \end{aligned} \tag{6}$$

dove il pedice 0 indica che le derivate sono calcolate nel punto di lavoro. La corrente di piccolo segnale che scorre dal drain al source del transistore è quindi

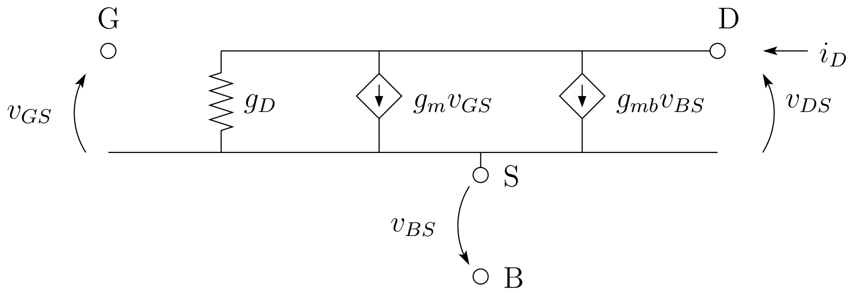


Figura 2: Circuito equivalente ai piccoli segnali del transistore MOS a canale n. g_D = conduttanza di drain, g_m = transconduttanza di gate, g_{mb} = transconduttanza di bulk.

data da tre contributi, di cui il primo proporzionale alla tensione v_{DS} tra gli stessi due morsetti, mentre gli altri dipendenti da tensioni tra morsetti diversi. Per questo motivo, nel circuito equivalente alla (6) mostrato in Fig. 2, il primo contributo alla i_D è rappresentato da una semplice conduttanza, mentre gli altri corrispondono a due generatori comandati. Si osservi che nel transistore MOS a canale n è sempre $V_{BS} \leq 0$. Per questo motivo, anche se il *piccolo segnale* v_{BS} può avere entrambi i segni, a volte il contributo $g_{mb}v_{BS}$ viene espresso come $-g_{mb}v_{SB}$, che corrisponde, nel circuito equivalente, ad un generatore diretto nel verso opposto e pilotato dalla tensione v_{SB}. Questo mette in evidenza il diverso effetto di v_{GS} e v_{SB}: mentre un aumento della V_{GS} del transistore (corrispondente ad una variazione $v_{GS} > 0$) produce un aumento della corrente (si osservi l'espressione di I_D sia in regione lineare che in saturazione), un aumento di V_{SB} (corrispondente ad un piccolo segnale $v_{SB} > 0$) dà luogo ad un aumento della tensione di soglia attraverso l'effetto body:

$$V_{Tn} = V_{Tn0} + \gamma\{\sqrt{V_{SB} + 2\phi_F} - \sqrt{2\phi_F}\} \tag{7}$$

e quindi ad una diminuzione della corrente di drain (si osservino ancora le espressioni di I_D).

Nel nostro esercizio, il transistore opera in saturazione nel punto di riposo considerato. Effettuando le derivate (6) a partire dall'espressione di I_D in saturazione si ottiene:

$$\begin{aligned} g_d &\simeq \lambda I_{D0} && (8)\\ g_m &\simeq \beta'_n S(V_{GS} - V_{Tn})_0 && (9)\\ g_{mb} &= gm \cdot \frac{\gamma}{2\sqrt{V_{SB0} + 2\phi_F}} && (10) \end{aligned}$$

(l'approssimazione nella (8) e nella (9) sta nell'aver omesso il fattore $(1+\lambda V_{DS0})$ ovunque fosse trascurabile). La (9) si può anche scrivere nelle seguenti due forme equivalenti:

$$g_m = \sqrt{2\beta'_n S \cdot I_{D0}} \tag{11}$$

$$g_m = \frac{2I_{D0}}{(V_{GS} - V_{Tn})_0} \tag{12}$$

Sostituendo i valori numerici determinati al punto precedente in una di queste espressioni si ottiene $\boxed{g_m = 51.184\mu\text{S}}$ (ove [S]= $[A/V]$, siemens). Analogamente si trova $\boxed{g_d = 62.50n\text{S}}$ e $\boxed{g_{mb} = 6.603\mu\text{S}}$.

Confrontando l'espressione (11) con quella della g_m del transistore bipolare:

$$g_{m,BJT} = \frac{I_{C0}}{V_T} \tag{13}$$

si nota in quest'ultimo caso una dipendenza lineare dalla corrente, mentre per il MOS la dipendenza è dalla radice quadrata della corrente (si noti che V_T nella (13) è la tensione termica, da non confondere con la tensione di soglia V_{Tn} del MOS). L'espressione (8) della g_d è, invece, del tutto analoga a quella della g_{ce} del BJT:

$$g_{ce} = \frac{1}{V_A} I_{C0} \tag{14}$$

con la corrispondenza $\lambda \leftrightarrow 1/V_A$.

Il circuito in esame è uno stadio a *source comune*, avendo ingresso sul gate e uscita sul drain del transistore. L'equivalente ai piccoli segnali è rappresentato in Fig. 3. In particolare, poiché source e bulk sono cortocircuitati, è nullo il contributo di corrente $g_{mb} \cdot v_{bs}$ (circuito aperto).

La resistenza d'uscita si calcola come

$$R_{out} = \left. \frac{v_o}{i_o} \right|_{v_i=0}$$

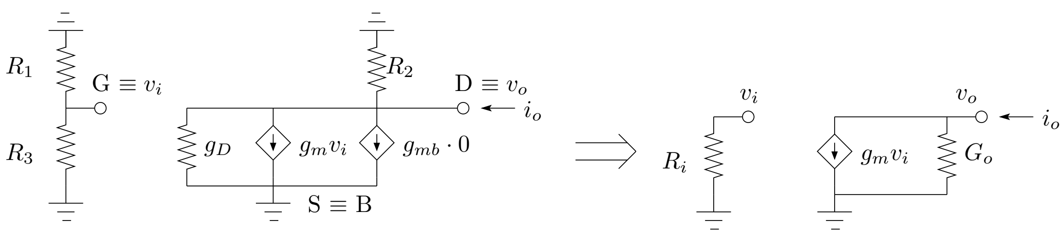


Figura 3: Equivalente ai piccoli segnali del circuito in Fig. 1. Il circuito può essere semplificato fino alla forma rappresentata nella parte destra della figura, dove $R_i = R_1 // R_3 = 37.5k\Omega$ e $G_o = g_d + 1/R_2 = 10.0625\mu\text{S}$.

e quindi si riduce a $\boxed{R_{out} = 1/G_o = 99.379k\Omega}$. Il guadagno di tensione è invece:

$$A_v = \left.\frac{v_o}{v_i}\right|_{i_o=0}$$

Dal circuito in Fig. 3 si deduce:

$$i_o = G_o v_o + g_m v_i = 0 \Rightarrow \boxed{\frac{v_o}{v_i}} = -\frac{g_m}{G_o} \boxed{= -g_m R_{out} = -5.087}$$

(l'espressione del guadagno è del tutto analoga a quella dello stadio BJT a emettitore comune, ma la dipendenza di g_m dalla corrente del transistore presenta la differenza evidenziata prima).

Connessione serie/parallelo di transistori MOS

Connessione serie

Consideriamo due transistori MOS a canale n connessi in serie, cioè come in Fig. 4a) (source di $M_1 \equiv$ drain di M_2, gate cortocircuitati). Se i due transistori hanno fattori di corrente $\beta_1 = \beta'_n S_1$ e $\beta_2 = \beta'_n S_2$, rispettivamente, ci chiediamo se sia possibile, agli effetti dello studio del circuito, sostituirli con un unico transistore equivalente M_{eq}, come in Fig. 4b), e, in caso affermativo, quale sia il fattore di corrente β_{eq} che dovrebbe avere tale transistore. Intuitivamente, poiché la corrente dipende dal *rapporto* delle dimensioni $S = W/L$, possiamo pensare di realizzare i due MOS aventi fattori di forma S_1 ed S_2 come in Fig. 5a), cioè con la stessa W e lunghezze di canale L_1 ed L_2 opportune.

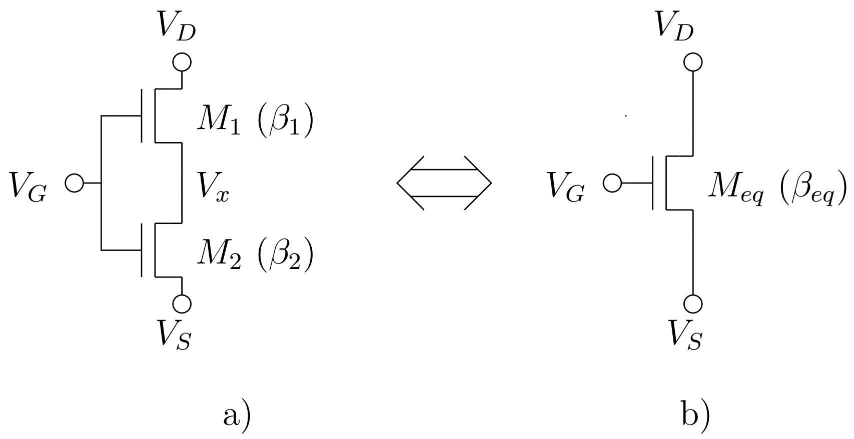


Figura 4: a) Connessione in serie di due MOS a canale n. b) MOS equivalente.

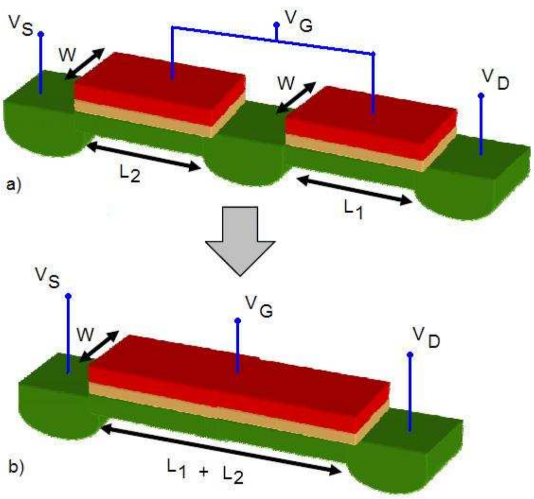


Figura 5: a) Realizzazione ideale del circuito in Fig. 4a). b) Transistore equivalente.

Poiché la regione tra i due transistori è equipotenziale, i due MOS possono essere assimilati ad uno unico, avente lunghezza di canale $L_1 + L_2$ e quindi fattore di forma:

$$\frac{W}{L_1 + L_2} = \frac{1}{\frac{L_1}{W} + \frac{L_2}{W}}$$

che corrisponde ad un fattore di corrente

$$\beta_{eq} = \frac{1}{\frac{1}{\beta_1} + \frac{1}{\beta_2}} = \frac{\beta_1 \beta_2}{\beta_1 + \beta_2} \tag{15}$$

Verifichiamo se la (15) è valida analizzando il circuito di Fig. 4a) nell'ipotesi semplificativa $V_D = V_{DD}$, $V_S = 0$.

Regioni di funzionamento dei transistori

Per il primo transistore si ha:

$$M_1: \quad ON \quad \text{se} \quad V_G - V_x > V_{Tn} \qquad \Rightarrow \quad V_x < V_G - V_{Tn} \tag{16}$$

$$SAT \quad \text{se} \quad V_{DD} - \cancel{V_x} > V_G - \cancel{V_x} - V_{Tn} \quad \Rightarrow \quad V_G < V_{DD} + V_{Tn} \tag{17}$$

Nel caso di un generico potenziale V_D sul drain di M_1, tale tensione comparirebbe nella (17) in luogo di V_{DD}, quindi M_1 può, in genere, operare sia in saturazione che in regione lineare. Per il secondo transistore, invece, si ha:

$$M_2: \quad ON \quad \text{se} \quad V_G > V_{Tn} \tag{18}$$

$$SAT \quad \text{se} \quad V_x > V_G - V_{Tn} \tag{19}$$

Poiché la (19) contrasta con la (16), M_2 *opera sempre in regione lineare* se la corrente di drain è non nulla. Poiché i due transistori sono in serie, sarà sempre $I_D(M_1) = I_D(M_2)$.

1° caso: M_1 in saturazione

$$
\begin{aligned}
\text{(LIN.)} \quad I_D(M_2) &= I_D(M_1) \quad \text{(SAT.)} \\
\frac{1}{2}\beta_2[2(V_G - V_{Tn})V_x - V_x^2] &= \frac{1}{2}\beta_1(V_G - V_x - V_{Tn})^2
\end{aligned}
$$

Ponendo

$$V_G - V_{Tn} = V_A \tag{20}$$

si ottiene:

$$\beta_2[2V_AV_x - V_x^2] = \beta_1(V_A^2 - 2V_AV_x + V_x^2)$$

Possiamo ricavare $2V_AV_x - V_x^2$, che compare ad entrambi i membri:

$$2V_AV_x - V_x^2 = \frac{\beta_1}{\beta_1 + \beta_2}V_A^2$$

e sostituirlo nell'espressione di una delle due correnti (uguali), per esempio in quella di M_2. Ricordando la posizione (20) si ottiene:

$$I_D = \frac{1}{2}\frac{\beta_1\beta_2}{\beta_1 + \beta_2}(V_G - V_x - V_{Tn})^2 \tag{21}$$

che corrisponde alla corrente di un unico transistore in saturazione sostituito ai due originari, come in Fig. 4b), e con fattore di corrente β_{eq} dato dalla (15), come dedotto intuitivamente dalla Fig. 5.

2° caso: M_1 in regione lineare

$$
\begin{aligned}
\text{(LIN.)} \quad I_D(M_2) &= I_D(M_1) \quad \text{(LIN.)} \\
\frac{1}{2}\beta_2[2(V_G - V_{Tn})V_x - V_x^2] &= \frac{1}{2}\beta_1[2(V_G - V_x - V_{Tn})(V_{DD} - V_x) - (V_{DD} - V_x)^2]
\end{aligned}
$$

Utilizzando ancora la posizione (20) si ottiene:

$$
\begin{aligned}
\beta_2[2V_AV_x - V_x^2] &= \beta_1[2(V_A - V_x)(V_{DD} - V_x) - (V_{DD} - V_x)^2] \\
\beta_2[2V_AV_x - V_x^2] &= \beta_1[2(V_AV_{DD} - V_AV_x - V_{DD}V_x + V_x^2) - V_{DD}^2 + 2V_{DD}V_x - V_x^2] \\
\beta_2[2V_AV_x - V_x^2] &= \beta_1[-2V_AV_x + V_x^2 + 2V_AV_{DD} - V_{DD}^2]
\end{aligned}
$$

Di nuovo si può ricavare

$$2V_A V_x - V_x^2 = \frac{\beta_1}{\beta_1 + \beta_2}(2V_A V_{DD} - V_{DD}^2)$$

e sostituirlo nell'espressione della corrente, per esempio, di M_2:

$$I_D = \frac{1}{2}\frac{\beta_1\beta_2}{\beta_1 + \beta_2}[2(V_G - V_{Tn})V_{DD} - V_{DD}^2] \tag{22}$$

La (22) esprime la corrente del transistore equivalente in regione lineare, con fattore di corrente ancora dato dalla (15). La nostra ipotesi è dunque corretta in tutte le regioni di funzionamento e si estende al caso generico in questa forma:
un insieme di N transistori MOS dello stesso tipo (tutti a canale n o tutti a canale p) connessi in serie equivale ad un unico transistore avente fattore di corrente β_{eq} ottenibile dalla relazione

$$\boxed{\frac{1}{\beta_{eq}} = \sum_{i=1}^{N} \frac{1}{\beta_i}} \tag{23}$$

(analoga alla serie di N conduttanze).

Connessione parallelo

Due transistori MOS sono connessi in parallelo quando hanno i terminali omonimi rispettivamente cortocircuitati, come mostrato in Fig. 6 per transistori a canale n. In questo caso possiamo pensare di realizzare i due MOS con la stessa lunghezza di canale L e larghezze W_1 e W_2, rispettivamente, come in

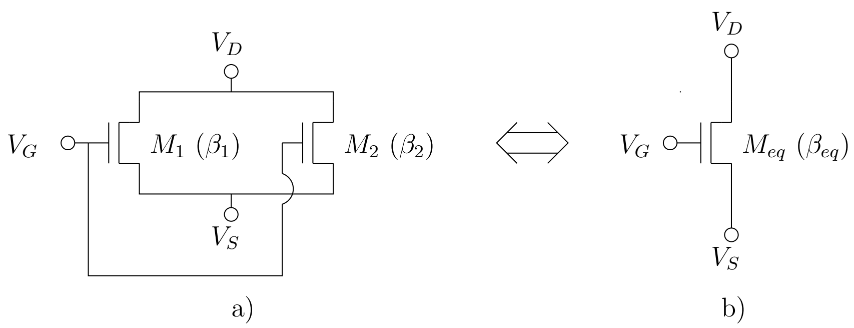


Figura 6: a) Connessione in parallelo di due MOS a canale n. b) MOS equivalente.

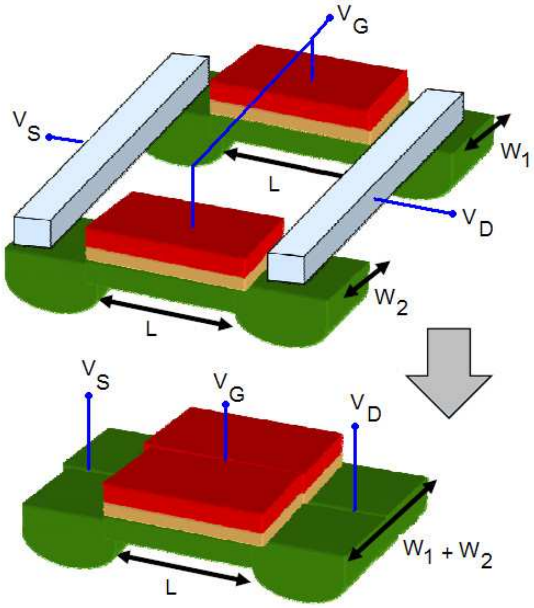


Figura 7: a) Realizzazione ideale del circuito in Fig. 6a). b) Transistore equivalente.

Fig. 7a). Ciò equivale, idealmente, ad avere un unico transistore di dimensioni L e $W_1 + W_2$, rappresentato in Fig 7b), il cui fattore di forma sarà:

$$\frac{W_1 + W_2}{L} = \frac{W_1}{L} + \frac{W_2}{L}$$

corrispondente ad un fattore di corrente

$$\beta_{eq} = \beta_1 + \beta_2 \tag{24}$$

La verifica è molto semplice: essendo i transistori in parallelo, la corrente che scende su V_S è la somma di $I_D(M_1)$ e $I_D(M_2)$; inoltre i due MOS operano, ovviamente, nella stessa regione. Supponendo, per esempio, che siano entrambi saturi si ha:

$$\begin{aligned} I_D(M_1) + I_D(M_2) &= \frac{\beta_1}{2}(V_{GS} - V_{Tn})^2 + \frac{\beta_2}{2}(V_{GS} - V_{Tn})^2 \\ &= \frac{\beta_1 + \beta_2}{2}(V_{GS} - V_{Tn})^2 \end{aligned} \tag{25}$$

che corrisponde alla corrente di un unico transistore collegato agli stessi terminali e avente β_{eq} espresso dalla (24), come previsto. È evidente che un risultato analogo si può ottenere per la regione lineare.

In generale, un insieme di N transistori MOS dello stesso tipo (tutti a canale n

o tutti a canale p) connessi in parallelo equivale ad un unico transistore avente fattore di corrente β_{eq} ottenibile dalla relazione

$$\boxed{\beta_{eq} = \sum_{i=1}^{N} \beta_i} \tag{26}$$

(analoga al parallelo di N conduttanze).